

任务一 认识 RS 触发器

← 试讲章节：任务一

任务引入和分析



任务引入

时序逻辑电路和组合逻辑电路作为数字电路的两大分支并驾齐驱。时序逻辑电路任何时刻的输出,不仅与该时刻的输入有关,还与电路原来的状态有关。时序逻辑电路之所以不同于组合逻辑电路,是因为时序逻辑电路的基本单元电路是触发器。触发器的种类较多,RS 触发器是比较简单的一种。



学习要求

- ★ 认识 RS 触发器的电路结构和特点
- ★ 熟悉 RS 触发器的逻辑功能
- ★ 知道基本 RS 触发器和钟控 RS 触发器的逻辑符号



任务分析

触发器是构成时序逻辑电路的基本单元电路,它是具有记忆功能的逻辑电路,应用十分广泛。

触发器有两个基本特性:

- (1) 具有两个稳定的状态 ——“0”状态和“1”状态。
- (2) 能够接收、保持和输出信号。

实际上触发器本身是由门电路构成的,由于在构成应用电路时触发器已经成为时序逻辑电路的基本单元电路,所以我们学习的重点并不在于触发器是如何构成的,或是它内部的详细工作过程,重点在于触发器的外部特性。其中需要理解的是时钟信号对各种触发器的作用,触发器对输入信号的要求,即重点掌握各种触发器的动作特点。



基本知识

一、基本 RS 触发器

基本 RS 触发器结构简单,是构成各种触发器的最基本单元。

1. 电路结构

基本 RS 触发器主要是由两个与非门交叉连接构成,其电路结构如图 7-1 所示。

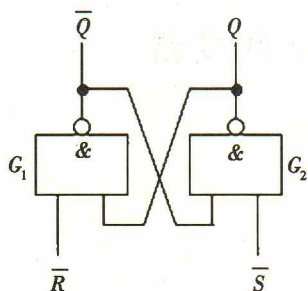


图 7-1 由与非门构成的基本 RS 触发器

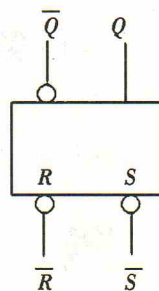


图 7-2 基本 RS 触发器的逻辑符号

(1) $\bar{R}$ 和 $\bar{S}$ 是基本 RS 触发器的两个输入端， $\bar{R}$ 与 $\bar{S}$ 上有逻辑非符号表示这种触发器必须用低电平加到输入端才能使它翻转，这种情况称为低电平有效。

(2) Q 和 $\bar{Q}$ 是两个输出端，触发器处于正常工作状态时，它们的状态相反。通常情况下我们把输出端 Q 的状态作为触发器的输出状态，即 $Q=1, \bar{Q}=0$ 时，触发器处于“1”状态，而 $Q=0, \bar{Q}=1$ 时，触发器处于“0”状态。

2. 工作原理

根据“与非”门的逻辑关系，只要有一个输入端为低电平，输出就是高电平（即有 0 出 1）；只有所有输入端均为高电平时，输出才是低电平（即全 1 出 0）。依据这一逻辑关系分析基本 RS 触发器的工作原理如下：

(1) 当 $\bar{R}=0, \bar{S}=1$ 时

按照与非门“有 0 出 1”的功能， $\bar{R}$ 会使与非门 G_1 的输出 $\bar{Q}=1, \bar{Q}=1$ 的信息反馈到与非门 G_2 的输入端，使与非门 G_2 “全 1 出 0”，所以 $Q=0$ ，此时触发器处于“0”状态。无论触发器原来状态如何，只要符合上述输入条件，触发器均为置 0 功能，因此把 $\bar{R}$ 称为“置 0 端”。

(2) 当 $\bar{R}=1, \bar{S}=0$ 时

按照与非门“有 0 出 1”的功能， $\bar{S}=0$ 会使与非门 G_2 的输出 $Q=1, Q=1$ 的信息反馈到与非门 G_1 的输入端，使与非门 G_1 “全 1 出 0”，所以 $\bar{Q}=0$ ，此时触发器处于“1”状态。无论触发器原来状态如何，只要符合上述输入条件，触发器均为置 1 功能，因此把 $\bar{S}$ 称为“置 1 端”。

(3) 当 $\bar{R}=1, \bar{S}=1$ 时

不难看出，它不能改变与非门的输出状态，触发器仍保持原来状态不变。

(4) 当 $\bar{R}=0, \bar{S}=0$ 时

由于输入都是低电平，故两个与非门输出必定都是高电平，即 $Q=\bar{Q}=1$ ，但触发器正常工作时输出状态必须是一高一低，而且一旦 $\bar{R}$ 和 $\bar{S}$ 的低电平同时撤去，触发器的状态不确定。为保证触发器的正常工作， $\bar{R}$ 和 $\bar{S}$ 两个输入信号同时为 0 这种情况是禁止的。

图 7-2 为基本 RS 触发器的逻辑符号，其输入端带小圆圈表示输入端低电平有效。

顺便说明的是：用两个或非门也可以构成一个基本 RS 触发器，但输入端必须用高电平触发。

3. 基本 RS 触发器逻辑功能的描述

各
(1
将
由该表
表
状态，t

— F
— C
— 1
— 1
— ()
— ()
— E
序图。

图 7-1

4
方便
面简

作用
瞬间

7-5所
1. S=

各种触发器的逻辑功能通常可用特征方程、真值表、状态图、时序图进行描述。

(1) 功能真值表

将以上分析结论归纳整理以后,即可得到基本 RS 触发器的功能真值表如表 7-1 所列。由该表可清楚看出:基本 RS 触发器具有置 0、置 1 和保持三种功能。

表中×表示有效信号撤去后触发器的状态不能确定。

表中 Q^n 为触发器输入信号变化前的状态,也称“现态”。 Q^{n+1} 为触发器输入信号变化后的状态,也称“次态”。

表 7-1 基本 RS 触发器功能真值表

$\bar{R}$	$\bar{S}$	Q^{n+1}	功能说明
0	1	0	触发器置 0
1	0	1	触发器置 1
1	1	$Q^{n+1} = Q^n$	触发器保持原状态
0	0	×	不允许

(2) 时序图

已知输入信号的波形,根据触发器的逻辑功能画出相应的输出信号的波形,我们称之为时序图。时序图能非常直观地表示触发器的工作状态,在时序逻辑电路的分析中应用非常普遍。图 7-3 为基本 RS 触发器的时序图示例。(设触发器的初始状态为“0”)

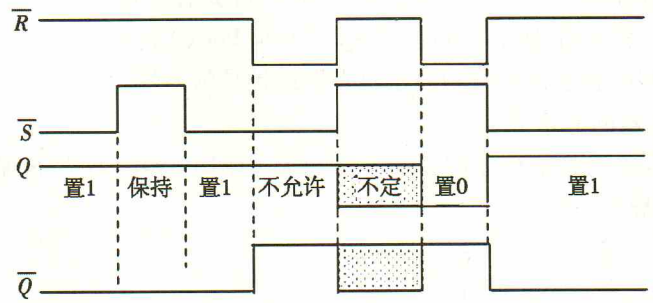


图 7-3 基本 RS 触发器的时序图示例

4. 基本 RS 触发器的应用——消抖动开关

由于基本 RS 触发器是直接由输入端信号控制输出端的触发器,因此具有线路简单、操作方便的优点,被广泛应用于键盘输入电路、开关消抖动电路及运控部件中某些特定的场合。下面简单介绍基本 RS 触发器的应用——消抖动开关。

我们通常使用的开关一般是用机械触点实现开关的合上和断开的,由于机械触点的弹性作用,开关在闭合时不会马上稳定地接通,在断开时也不会一下子断开。因而在闭合及断开的瞬间均伴随有一连串的抖动,反映在电信号上将出现不规则的脉冲信号,如图 7-4(a)所示。

为了消除开关的抖动,可以用基本 RS 触发器结合机械开关做成消抖动开关,电路如图 7-5 所示。图中两个“与非”门构成一个基本 RS 触发器。当开关从位置 1 拨向位置 2 时, $\bar{R} = 1$, $\bar{S} = 0$, 触发器置“1”,由于开关抖动,开关会离开位置 2 使 $\bar{S} = 1$, 此时触发器的两个输入端均

为高电平,电路仍保持“1”状态不变。同理,当开关从位置2拨向位置1时, $\bar{R}=0, \bar{S}=1$,触发器置“0”,若由于开关抖动,开关会离开位置1使 $\bar{R}=1$,此时触发器的两个输入端均为高电平,电路仍保持“0”状态不变。可见即使机械开关有弹性作用,但该电路起到了消除抖动的作用。消除抖动后的波形见图7-4(b)。

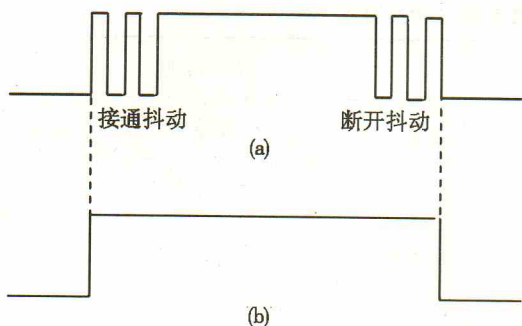


图7-4 消除抖动前后的工作波形

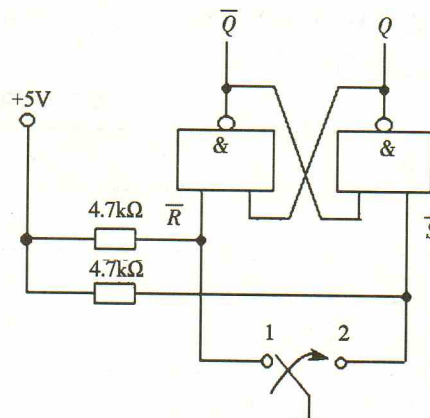


图7-5 消抖动开关

二、钟控 RS 触发器

在数字系统的实际应用中,为了协调电路各部分的动作,常常要求某些触发器于同一时刻动作,为此必须引入同步信号,使这些触发器只有在同步信号到达时才能按输入信号改变状态。通常把这个同步信号称为时钟脉冲,用 CP(Clock Pulse)表示。

受时钟脉冲控制的触发器统称为同步触发器或钟控触发器。

1. 钟控 RS 触发器的电路结构

钟控 RS 触发器的电路结构如图7-6所示。图中门 G_1 和门 G_2 构成基本 RS 触发器。门 G_3 和门 G_4 构成触发导引电路。

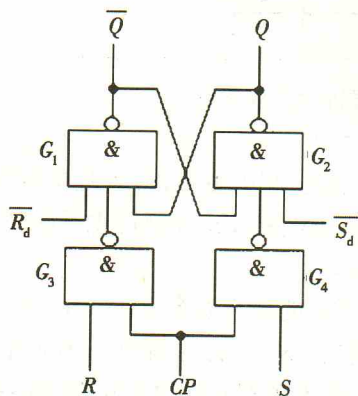


图7-6 钟控 RS 触发器

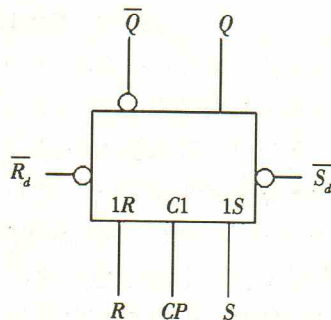


图7-7 钟控 RS 触发器的逻辑符号

2. 工作原理

(1)当时钟脉 $CP=0$ 时,门 G_3 和门 G_4 被封锁,无论输入信号 R, S 如何变化,两个导引门的输出均为1,基本 RS 触发器的输出状态不变,即此时触发器不接收 R, S 信号。

(2)CP
号情况如下
①当
②当
于“1”状态
③当
于“0”状态
④当
态不定,使
图7-
3. 钟
(1)之
表7-

R
0
0
0
0
1
1
1
1

(2)将表
为:

$\begin{cases} Q \\ R \end{cases}$

(3)

(2) CP=1 时, 输入信号 R、S 才可能通过导引门 G_3 和 G_4 加入到基本 RS 触发器。接收信号情况如下:

①当 $R=0, S=0$ 时, 门 G_3 和门 G_4 输出均为 1, 触发器状态保持不变。

②当 $R=0, S=1$ 时, 这时门 G_4 输出为 0, 门 G_3 输出为 1, 触发器输出 $Q=1, \bar{Q}=0$, 触发器处于“1”状态。

③当 $R=1, S=0$ 时, 这时门 G_3 输出为 0, 门 G_4 输出为 1, 触发器输出 $Q=0, \bar{Q}=1$, 触发器处于“0”状态。

④当 $R=1, S=1$ 时, 这时门 G_3 和门 G_4 输出均为 0, 则 $Q=\bar{Q}=1$, 输入信号撤除后, 触发器状态不定, 使用中要避免这种情况出现。

图 7-7 为钟控 RS 触发器的逻辑符号, 其输入端为高电平有效。

3. 钟控 RS 触发器逻辑功能的描述

(1) 功能真值表

表 7-2 为钟控 RS 触发器的功能真值表。

表 7-2 钟控 RS 触发器的功能真值表

R	S	Q^n	Q^{n+1}	功能说明
0	0	0	0	触发器保持原状态
0	0	1	1	
0	1	0	1	触发器置 1
0	1	1	1	
1	0	0	0	触发器置 0
1	0	1	0	
1	1	0	×	不允许
1	1	1	×	

(2) 特征方程

将表 7-2 钟控 RS 触发器功能真值表通过卡诺图(见图 7-8)可得到 RS 触发器特征方程为:

$$\begin{cases} Q^{n+1} = S + \bar{R} \cdot Q^n \\ R \cdot S = 0 \text{ (约束条件)} \end{cases}$$

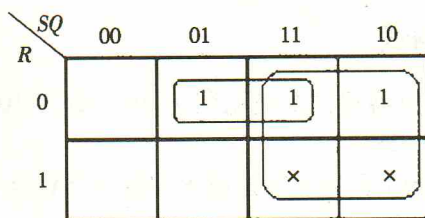


图 7-8 RS 触发器的卡诺图

(3) 时序图

钟控 RS 触发器是受时钟脉冲 CP 控制的触发器。只要时钟脉冲 $CP=0$, 触发器不接受输入信号, 触发器保持原来的状态不变; 但在 $CP=1$ 期间, 输出将随输入变化, 其时序图如图 7-9 所示。(设触发器的初始状态为“0”)

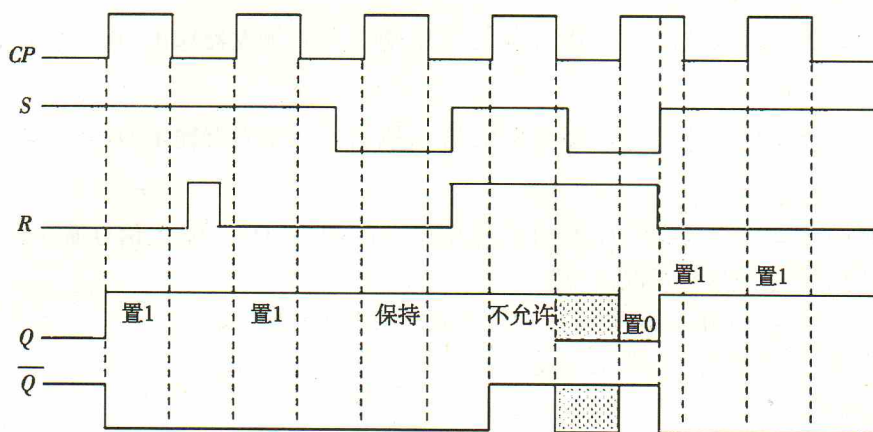


图 7-9 钟控 RS 触发器时序图示例

4. 异步输入端的作用

(1) 同步输入端

图 7-6 中 R、S 称为同步输入端, 因为 R、S 端的输入信号能否进入触发器而被接收, 是受时钟脉冲 CP 同步控制的, $CP=0$ 时, R、S 端的输入信号对触发器不起作用。

(2) 异步输入端

图 7-6 中 $\bar{R}_d$ 、 $\bar{S}_d$ 称为异步输入端, 当 $\bar{R}_d=0$ 时, 触发器置 0; 当 $\bar{S}_d=0$ 时, 触发器置 1。其作用与 CP 无关, 故名异步输入端。异步输入端是用来预置触发器的初始状态, 或者在工作过程中对触发器强行置位和复位的, 触发器正常工作时 $\bar{R}_d=\bar{S}_d=1$ 。

实际应用中, 要求触发器的工作规律是每来一个 CP 脉冲只置于一种状态, 即使数据输入端发生了多次改变, 触发器状态也不能跟着改变。我们把在 $CP=1$ 期间触发器发生多次翻转的情况称为“空翻”(如图 7-9 第 5 个时钟脉冲期间), 从这个角度看, 钟控 RS 触发器的抗干扰能力相对较差。

为确保数字电路的可靠工作, 要求触发器在一个 CP 脉冲期间至多翻转一次, 即不允许空翻现象的出现, 为此, 在钟控 RS 触发器的基础上又研制出了边沿触发器。



做中学

基本 RS 触发器功能测试

与非门组成的基本 RS 触发器测试电路见图 7-10。图 7-10 中的与非门可选用 CC4011 或 CD4011(其引脚排列见图 5-25)

1. 将电子技术实验、实训台上的直流稳压电源调整到 +5V, 关闭电源开关。
2. 按图 7-10 进行连线, 开启电源, 按表 7-3 所示依次测试, 记录结果。

序号	
1	
2	
3	
4	
5	
6	

综合

通过

(1)与

(2)基

想一

1. 查

2. 钟

不接受输
图 7-9

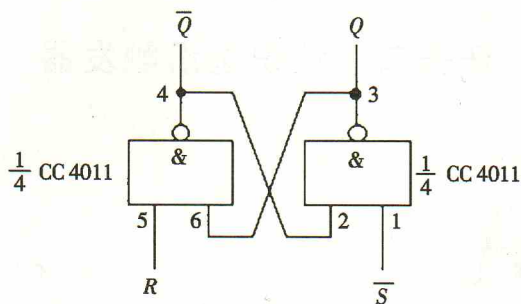


图 7-10 基本 RS 触发器功能测试电路图

表 7-3 与非门组成的基本 RS 触发器功能测试表

序号	输入		输出		备注	逻辑功能分析
	$\bar{R}$	$\bar{S}$	Q	$\bar{Q}$		
1	1	0				
2	1	1				
3	0	1				
4	1	1				
5	0	0			可重复多次	
6	1	1				

综合分析：

通过测试可知：

- (1) 与非门组成的基本 RS 触发器输入端为_____（低电平/高电平）有效；
- (2) 基本 RS 触发器具有_____、_____和_____功能。

想一想

1. 查资料，了解用或非门组成的基本 RS 触发器的电路结构及功能。
2. 钟控 RS 触发器的两个输入端 $\bar{R}_d$ 、 $\bar{S}_d$ 的作用是什么？